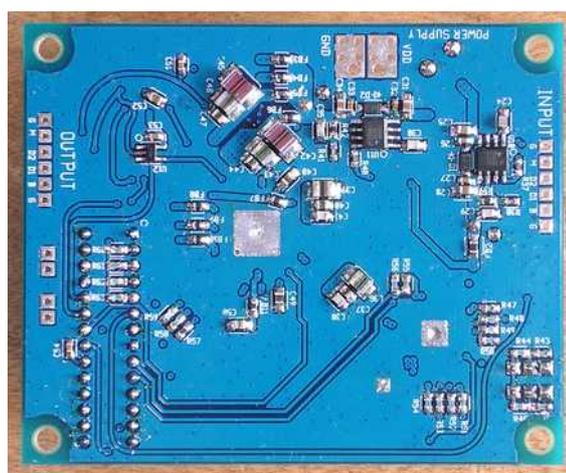
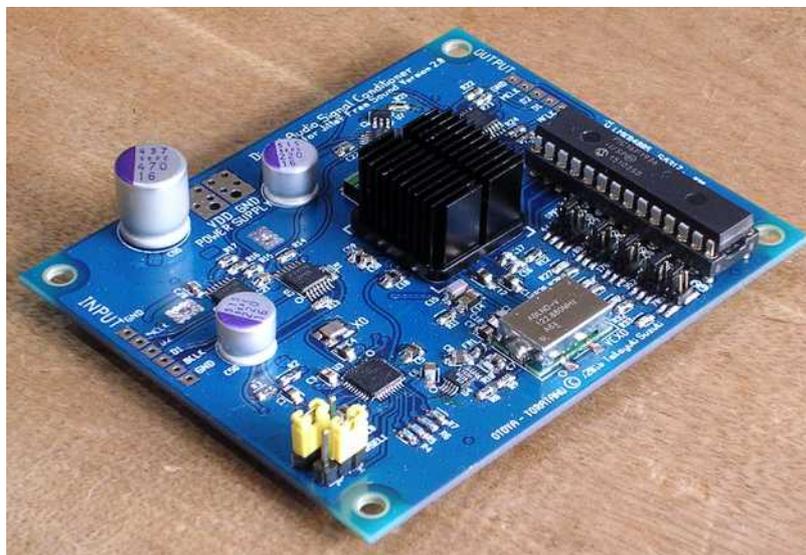


Digital Audio Signal Conditioner by LMK04805B

Version 2

For Jitter Free Sound



本基板の使用により、どのような環境においても、必ず音質の向上が得られるという保証はございません。その点をご理解の上でご利用下さい。

本文書には、初歩的な事も含めて、基板の使い方と仕様について記述しております。電子工作のベテランの方も、安全にそして性能を十分に引き出していただくために、ご一読をお願いします。

ご使用中に、発煙・発火・異音などの異変がありましたら、直ちに電源をお切りいただきますようお願いいたします。
また、感電や火傷など電子工作で発生しがちな怪我をしたり、火災などを起こさないよう、十分に安全に配慮をした上で作業をお願いします。

©2016. 音屋 とらため. All rights reserved.

Digital Audio Signal Conditioner by LMK04805B

Version 2

For *Jitter Free Sound*

世界トップレベルのジッタークリーナー性能を誇る、テキサス・インスツルメンツ社の LMK04805B を使用した、オーディオ信号 (PCM/DSD) 用のジッタークリーナー基板です。

[変更点]

さらなるジッター性能と放熱性能の向上を目指して、基板のデザインを一新しました。
Version1.X 基板からの変更点は次の通りです。

- ① 4層基板を採用しました。内層 (Layer2) のグランドプレーンが LMK04805B の発熱を効果的に放熱します。また、高い周波数でスイッチングするデバイスの多い本基板の、スイッチングノイズを低減します。電源ラインに内層 (Layer3) を利用することも合わせて、電源ラインのインピーダンスを低減しています。
- ② 本基板の重要なデバイスの1つである VCXO の電源には、超低ノイズ・リニアレギュレーター LT3042 を採用し、さらにバイパスコンデンサを増強しました。LT3042 のノイズレベルは $0.8\mu\text{Vrms}$ (10Hz~100kHz) ・ $2\text{nV}/\sqrt{\text{Hz}}$ (10kHz) という高性能です。
- ③ Version1.X 基板では、LM350T を同一基板上に実装していましたが、このレギュレーターの発熱量が非常に多いため、別基板としました。なお、LM350T の電源基板は別売りとなります。
- ④ LMK04805B の放熱器を、放熱効果の高い APF19-19-13CB に変更しました。この放熱器の熱抵抗は $15.6^{\circ}\text{C}/\text{Watt}$ です。
- ⑤ リファレンスとなる入カクロック信号 (BCLK) と、LMK04805B の出力するジッターを極限まで低減したクロック信号の位相調整の方法を変更したため、Si5317 および LMK04805B の PLL がロックするまでの時間が短くなりました。
- ⑥ サンプリング周波数を PCM の 768kHz まで対応しました。ただし、2016/11/18 時点では 705.6kHz と 768kHz はその信号の PCM 信号を発生させる機材がないため、リファレンスの BCLK (45.1584MHz と 49.152MHz) で、Si5317 と LMK04805B の PLL が安定してロックすることと、リファレンスクロック信号とジッターを低減した出カクロック信号の位相差を、ロジック IC (XOR) の出力電圧で確認しております。これらの周波数に対しましては、確認が取れ次第、この取扱説明書を更新します。

これらの変更を行った結果、基板サイズや放熱の問題に気を使わずにご使用いただけるようになっただけでなく、音屋とらためのテスト環境において、Version1.X よりも更に大きな音質改善効果を確認しました。

[概略]

LMK04805B は2つの PLL を持っています。そのジッタークリーナーとしての性能を最大限に引き出すためには、1つ目の PLL は帯域幅を極力狭くする必要があります。この基板では 10Hz になるように設計しています。しかし、帯域幅が狭いとジッターの多い信号が入力された場合に、PLL がロックしない可能性があります。それを回避するために、まずシリコンラボラトリー社の Si5317 でリファレンス信号のジッターを低減させます。Si5317 の PLL の帯域幅はジャンパーで5段階に設定できますので、ご使用されている機材に合わせて設定することが可能です。

Si5317 と LMK04805B の計3つの PLL がロックするまでの間は、入力された信号をそのまま出力するので、PLL ロック動作中の無音・雑音を回避することが出来ます。(但し、信号ソースの切替時に、多少の雑音が発生する場合がありますので、ご了承下さい。)

LMK04805B が持つクロックシンセサイザー機能により、リファレンス信号 (ビットクロック) からマスタークロックとビットクロックを生成し、ビットクロック及びマスタークロックの位相調整を行っています。また、低ジッターのビットクロックをトリガーとして、D-FF により LR クロックをリ

クロックすることにより、全てのPCM オーディオクロック信号のジッターを極限まで低減することが出来ます。クロック信号で伝搬遅延が発生するので、データ信号に関しても、同じようにD-FFで処理を行い、DA変換時に問題がないようにしています。

与えられたビットクロックとマスタークロックは、ジッタークリーナーICのリファレンスとして使用することと、PLLのロックと位相調整が終了するまでの間に出力するためだけに使用しており、低ジッターの信号に切り替わってからのマスタークロックの周波数はジャンパーで設定していただきます。

LMK04805B、Si5317のバイパスコンデンサにはEPCU、ECHU、PMLCAP、導電性固体コンデンサを使用しています。LMK04805Bが必要とするVCXOには、高品位の低位相雑音のものを選択し、PLLフィルターには誘電吸収特性の良好なC0G特性のセラミックコンデンサとEPCUを使っており、LMK04805Bの性能を最大限に引き出せるように配慮しています。

ジッタークリーニング後のクロック信号のジッターの値は、ジッターを定量的に測定する装置を所有しておりません。ご参考までに、LMK04805Bを使ったテキサス・インスツルメント社製の評価ボードのジッターの値を、同社ドキュメントから転載しておきます。詳細は評価ボードのデータシートをご覧ください。

入力信号：122.88MHz

出力信号：122.88Mhz (LVCMOS)

RMS Jitter 122.1 fs (10 kHz to 20 MHz)

132.3 fs (100 Hz to 20 MHz)

[仕様]

基板

85mm × 70mm 1.6t FR-4

放熱器を含めた高さ 約17mm

銅箔 35μm 4層基板

ブルーレジスト

表面処理：半田レベラー（鉛フリー）

BCLK（ビットクロック/ワードクロック）

64 fs（サンプリング周波数の64倍）に対応しています。

2.8224MHz 5.6448MHz 11.2896MHz 22.5792MHz (45.1584MHz)

3.072MHz 6.144MHz 12.288MHz 24.576MHz (49.152MHz)

※括弧内は動作保証の対象外です。

MCLK（マスタークロック/システムクロック）対応

サンプリング周波数	32fs	64fs	128fs	256fs	512fs	1024fs	2048fs
44100Hz / 48000Hz	×	×	○	○	○	○	○
88200Hz / 96000Hz	×	×	○	○	○	○	×
176400Hz / 192000Hz	×	○	○	○	○	×	×
352800Hz / 384000Hz	○	○	○	○	×	×	×
705600Hz / 768000Hz	○	○	○	×	×	×	×

（補足）サンプリング周波数 705600Hz / 768000Hz への対応

2016/11/18 時点で、サンプリング周波数 705600Hz / 768000Hz のPCM信号を発生させる機材を保有していないため、テストを実施していません。入力されるBCLKとLMK04805Bの出力

する BCLK の位相差を XOR (排他的論理和) のロジック IC に入力し、その出力信号から位相調整が正常に行われていることを確認しています。また、この時のマスタークロックの信号がジャンパーの設定に従って出力されていることを確認しています。

DSD :

DSD64(クロック 2.8224MHz)と DSD128 (クロック 5.6448MHz) に関しましては、PCM1792A / ES9038PRO との組み合わせで再生できることを確認しています。DSD256 (クロック 11.2896MHz) と DSD512 (クロック 22.5792MHz) につきましては ES9038PRO との組み合わせで再生できることを確認しています。

信号レベル :

入力 : ロジック IC 74LVX125

CMOS L 0V以上 - 0.8V以下

H 2.4V以上 - 5.5V以下

出力 : ロジック IC 74LVC157

LVC MOS L 0.5V以下 (負荷によって変化します)

H 2.3V以上 (負荷によって変化します)

* 詳細は、各ロジック IC のデータシートを参照して下さい。

[使用方法]

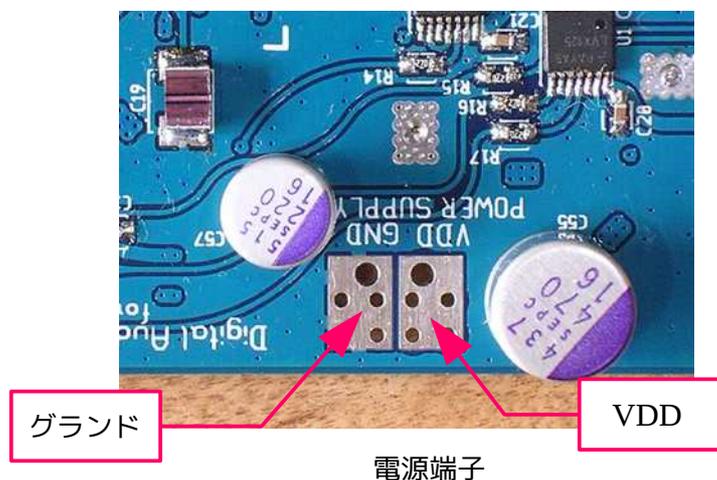
電源 :

VDD に与える電圧は $5V \pm 5\%$ として下さい。別売りの LM350T を使用した電源基板を利用することが出来ます。更に高い電圧で使用しても、直ちに故障することはないと思いますが、各 IC や VCXO は 3.3V で動作しています。電源レギュレーターの入出力電位差が大きくなるほど、発熱量が増えますので、出来るだけ 5V を守って下さい。本基板で使用している電源レギュレーターは、LT3042 と LP3878 です。LP3878 の方が絶対最大定格の入力電圧値が小さく、16V となっています。また、入力部についている電解コンデンサの定格は 16V です。この値は絶対に超えないで下さい。安全性を考えると、8V が限界です。(このような高い電圧でのテストは行っていませんので、 $5V \pm 5\%$ 以上の電圧で使用される場合は動作保証の対象外になります。)

本基板では、LMK04805B が約 500mA、Si5317 が約 200mA の電流を必要とするため、最低でも 700mA の電流が必要です。電源トランスには、2次側で 1A 以上の電流が取り出せるものを選択して下さい。余裕を持って 1.5~2A 程度あれば十分です。

ちなみに、ダイオードをブリッジで組んで整流すると、負荷側で利用可能な電流値は、電源トランスの 2次側から取り出せる電流値の 7 割程度です。

別売りの電源基板を利用しない場合でも、1~2A の電流を安定して供給できるようにして下さい。



放熱：

Version2 基板では4層基板を採用したこと、LMK04805B の放熱器を変更したため、Version1.X 基板の時のような放熱についての注意事項はありません。

入出力端子：

電源端子は2.54mmピッチ・1.0Φ穴と、3.96mmピッチ・1.6Φの穴のパッドになっています。プリント基板用の端子台をご利用いただけます。端子台1つ（オムロン：XW4E-02C1-V1）がセットに含まれています。また、信号の入出力端子は、それぞれ2.54ピッチ・0.9Φ穴の6ピンとなっております。ヘッダーピンなどをご利用いただけます。ヘッダーピン（1×6ピン：2つ、1×2ピン：2つ）がセットに含まれます。

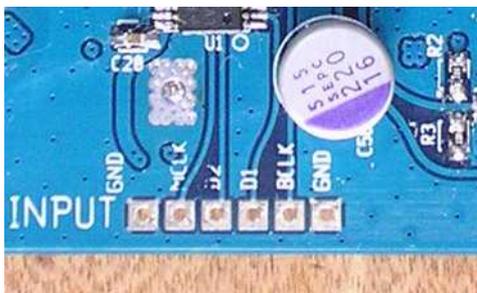
入力側		出力側	
ピン番号	信号	ピン番号	信号
GND	グラウンド	GND	グラウンド
BCLK	ビットクロック	BCLK	ビットクロック
D1	データ 1	D1	データ 1
D2	データ 2	D2	データ 2
MCLK	マスタークロック	MCLK	マスタークロック
GND	グラウンド	GND	グラウンド

※ BCLK は64fsのビットクロック

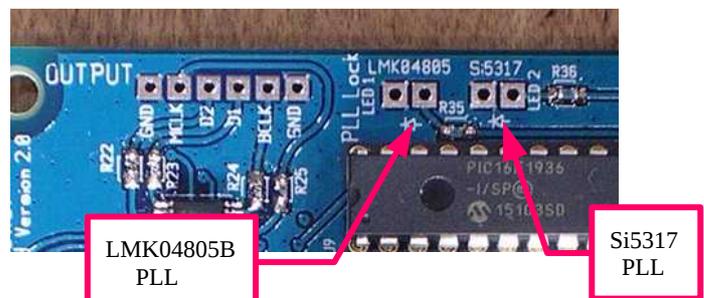
PCM では、データ 1とデータ 2にはLRCLKとDATAを割り当ててください。

DSD では、データ 1とデータ 2にはLとRチャンネルのデータ信号を割り当ててください。

MCLK が必要ない場合は、入力ピンの9は論理レベルのLまたはHに設定してください。短絡ジャンパーで隣のグラウンドと接続すれば、論理レベルのLに設定できます。但し、その場合でもPLLロック後には、出力ピンのMCLKにはジャンパーで設定されている周波数のクロック信号が出力されますので、ご注意ください。



入力端子



出力端子と状態表示のLED端子

状態の表示：

電源を入れると、入力されたリファレンス信号に対してSi5317のPLLがロックした時点で、1つ目のLED（Si5317の表示）が点灯した状態になります。その後、少し間をおいてもう一つのLED（LMK04805Bの表示）が点灯した時点で、LMK04805Bの2つのPLLのロックと位相調整が終わり、出力信号はジッタークリーナーを経由したクリーンな信号に切り替わります。このジッタークリーナー基板の前後の装置によっては、切り替わる瞬間にノイズが発生することがありますが、そのノイズが長く続くことはありません。

LEDは実装しておりませんので、本基板もしくはケースなどに取り付けてください。緑色のLED2つがセットに含まれます。

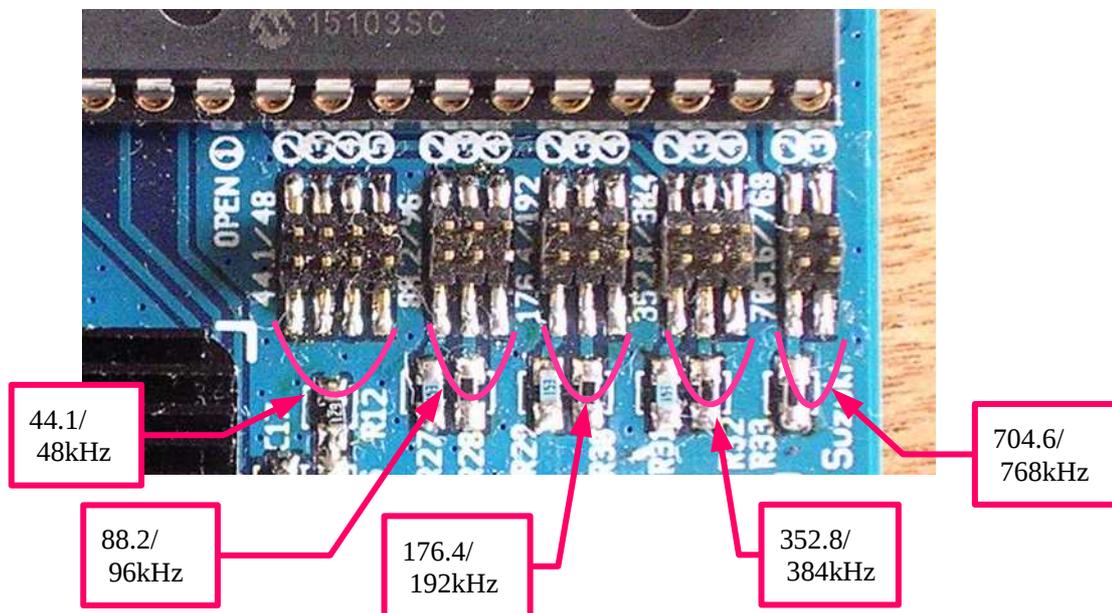
ジャンパーの設定：

【マスタークロックの周波数】

黄色のセルはPCMの場合のサンプリング周波数（単位 kHz）です。DSDの場合は、64倍して下さい。オレンジのセルは出力されるマスタークロックの周波数（単位 MHz）です。

ジャンパー	①	②	③	④	⑤
44.1 / 48	90.3168 / 98.304 (2048fs)	45.1584 / 49.152 (1024fs)	22.5792 / 24.576 (512fs)	11.2896 / 12.288 (256fs)	5.6448 / 6.144 (128fs)
88.2 / 96	90.3168 / 98.304 (1024fs)	45.1584 / 49.152 (512fs)	22.5792 / 24.576 (256fs)	11.2896 / 12.288 (128fs)	設定不可
176.4 / 192	90.3168 / 98.304 (512fs)	45.1584 / 49.152 (256fs)	22.5792 / 24.576 (128fs)	11.2896 / 12.288 (64fs)	設定不可
352.8 / 384	90.3168 / 98.304 (256fs)	45.1584 / 49.152 (128fs)	22.5792 / 24.576 (64fs)	11.2896 / 12.288 (32fs)	設定不可
705.6 / 768	90.3168 / 98.304 (128fs)	45.1584 / 49.152 (64fs)	22.5792 / 24.576 (32fs)	設定不可	設定不可

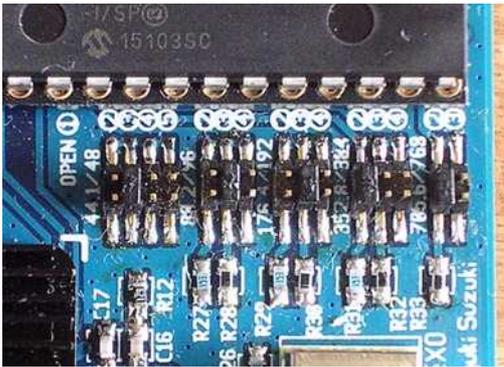
※ ①は短絡ジャンパーをつけずにオープンにすることで設定します。②以降の設定は、左から順に、②～⑤まで短絡ジャンパーでショートして設定します。



お使いになっている機材に合わせて設定を行って下さい。

この設定のピンは1.27mmピッチの小さいものとなっており、短絡ジャンパーもとても小さいので、見づらいうでしたら眼鏡とピンセットを使ってセットして下さい。

この設定は電源を入れた時に読み込みますので、電源投入後に変更しても出力信号は変化しません。変更する場合は電源を切ってから行って下さい。



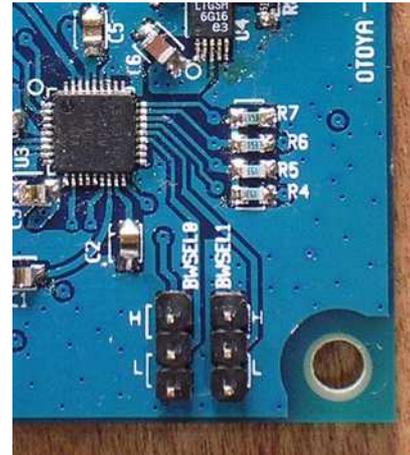
(設定例)

左図の設定は、44.1kHz～192kHz が③の設定で、352.8～768kHz の設定が②になっています。短絡ジャンパーの色が黒なのでわかりづらいと思いますが、図の中で短絡ジャンパーが縦になるようにセットされていることに注意して下さい。

【Si5317 の PLL の帯域幅】

BWSEL1	BWSEL0	帯域幅
H	M	100Hz
H	L	200Hz
M	H	400Hz
M	M	1500Hz
M	L	6000Hz

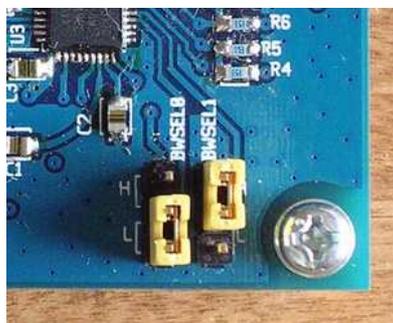
※ M はジャンパーをつけずにオープンにして設定します。L に設定する時は、右図のピンヘッダの下側に短絡ジャンパーをつけます。H に設定する時は、右図のピンヘッダの下側に短絡ジャンパーをつけます



帯域幅の値は、おおよその値です。BCLK の周波数によって変化します。詳しくは Si5317 のデータシートをご参照下さい。

Version1.X と異なり、この設定は Si5317 の入力端子に直接接続しています。稀に、IC は静電気で故障する場合がありますので、慎重に設定を変更して下さい。また、変更する場合は電源を切ってから行って下さい。

なお、ご使用の環境におきまして、本基板に与える信号のジッターが多いと思われる場合（例：SPDIF からデコードした信号）は、可能な限り帯域幅を狭くしたほうが、Si5317 の出力する信号のジッターが減少します。逆に、本基板に与える信号のジッターが少ないと思われる場合（例：非同期の USB DDC や SD トランスポートからの信号）は、帯域幅を最大にした方が Si5317 の出力する信号のジッターが減少します。



(設定例)

左図の設定は BWSEL0 が L で BWSEL1 が H に設定されています。帯域幅はおおよそ 200Hz です。

[標準付属品]

標準の付属品として、下図のものがつきます。

- ・ 端子台 (2 P) 1個
- ・ ピンヘッダ 1 x 6 P 2個
- ・ ピンヘッダ 1 x 2 P 2個
- ・ 2.54 ピッチの短絡ジャンパー (Si5317 の BWSEL[10]の設定用) 2個
- ・ 1.27 ピッチの短絡ジャンパー (マスタークロックの周波数の設定用) 5個



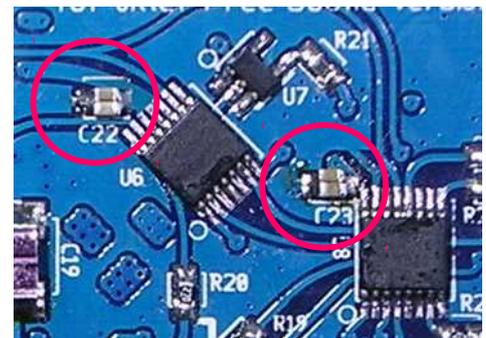
1.27 ピッチの短絡ジャンパー (上図の中央にある小さな黒い物です) がとても小さいので、紛失しないようご注意ください。

1.27 ピッチおよび 2.54 ピッチの短絡ジャンパーは基板につけた状態で納品しております。

[付記]

1. ロジック IC のバイパスコンデンサに 0.01 μ F のセラミックコンデンサを追加しました

さらなる音質改善のために、信号のスイッチングによるグラウンドレベル変動への影響を調査した所、ロジック IC のバイパスコンデンサが 0.1 μ F 単体よりも、0.01 μ F を並列で接続すると良好な特性を得ることが出来ました。特に影響の大きいロジック IC は 74AC11074PWR ですが、他のものにも追加することにしました。プリント基板のレイアウトでは 1608 サイズのコンデンサ 1 つ分のパターンしか無いため、2 つのコンデンサ (0.1 μ F と 0.01 μ F) を並べて取り付けのようにしています。



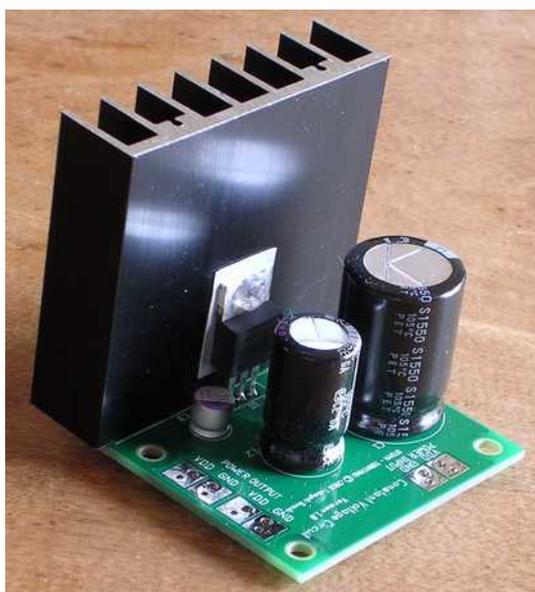
[電源基板]

別売りの電源基板についての説明です。

●概略

V1.X 基板と同様に、LM350T を使って定電圧を生成しています。

V1.X では、約 6V の出力電圧としていましたが、本基板では設定を変えて 5V としています。基板上に熱抵抗 $5.6^{\circ}\text{C}/\text{W}$ の放熱器 (15PB054-01050) を実装しているバージョンと、シャーシの底板を放熱器として利用するために、LM350T を基板裏面に実装したバージョンの 2 パターンを用意しました。



放熱器付きバージョン



シャーシ放熱バージョン

放熱器付きのバージョンは、放熱器は基板にハンダ付けしてありますので、簡単には外せません。ご要望があれば、キットでの販売も検討しますので、メールでお問い合わせください。

●仕様

基板

サイズ 47 x 50 mm

- ・放熱器付きバージョンは、基板より 7mm ほど放熱器がはみ出しています。
- ・シャーシ放熱するバージョンは、基板より 7mm ほど LM350T がはみ出しています。

材質 FR-4

両面 (2 層) 基板

グリーンレジスト

Pb Free ハンダメッキ仕上げ

高さ 放熱器付きバージョンは基板底面より約 55mm です。

シャーシ放熱バージョンはスペーサーをつけた状態で約 35mm です。

●使用方法

LM350T の性能を引き出すために、入出力の電位差 3V 以上が必要です。8V 以上の直流電圧を入力してください。

ただし、電位差が大きくなると発熱量も大きくなりますので、限度があります。

放熱器バージョンの場合、シャーシ内の温度（周囲の温度）を $T_A[^\circ\text{C}]$ ・ 入出力電位差 $V_{\text{dif}}[\text{V}]$ ・ 電流は 0.8A とすると、LM350T のデータシートから絶対最大定格の T_j （半導体接合部の温度）は 125°C 以下ですが、安全性を考えて 8 割の 100°C とします。接合部から（LM350T の）ケースへの熱抵抗が $3^\circ\text{C}/\text{W}$ 、シリコンラバーシートの熱抵抗が $1.8^\circ\text{C}/\text{W}$ 程度、放熱器の熱抵抗が $5.6^\circ\text{C}/\text{W}$ なので、次式で示されます。

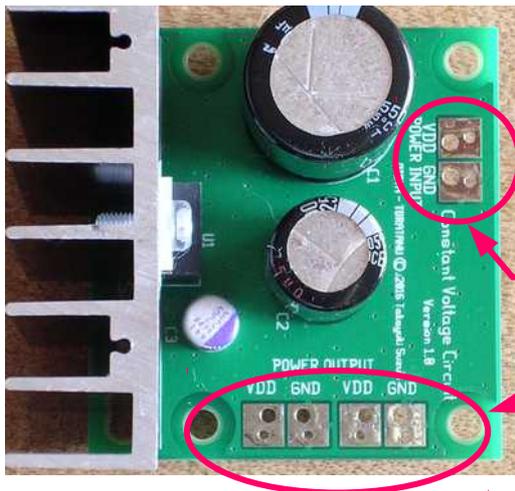
$$100 - T_A = 0.8 \times V_{\text{dif}} \times (5.6 + 3 + 1.8)$$

使用中にシャーシ内の温度が 50°C (T_A) で安定すると仮定すると、

$$\begin{aligned} V_{\text{dif}} &= (100 - 50) \div (0.8 \times (5.6 + 3 + 1.8)) \\ &= 6.0 \text{ V} \end{aligned}$$

出力電圧の 5V に計算結果の 6V を加算し、入力電圧 11V までは安全に使える計算になります。シャーシへの放熱のほうにさらに効果大きい（熱抵抗が小さい）と思われるので、もう少し高い電圧でも大丈夫だと思いますが、お使いになるシャーシによっても変わりますので、導入時には温度のチェックをお願いします。

●入出力端子



入力端子は 1 つ、出力端子は 2 つあります。

Digital Audio Signal Conditioner 基板以外にも、デジタルアイソレーターなどの基板への電力供給も可能です。ただし、2 つの出力端子への電流の合計で、放熱および入力電圧を考慮する必要があります。

入力端子 × 1

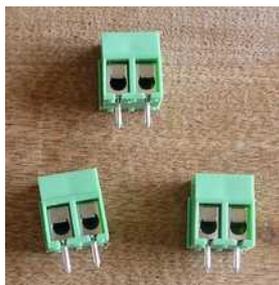
出力端子 (5V) × 2

●注意事項

シャーシ放熱バージョンは、負荷無しで通電して出力電圧をチェックするだけであれば放熱する必要はありませんが、負荷を接続して通電する場合は、必ず放熱を行ってください。シャーシの準備が出来ていない時には、必ず発熱量に応じた放熱器を取り付けてください。

●付属品

1) 放熱器付きバージョン



端子台 (2P) が3個、付属します。

2) シャーシ放熱バージョン

1)と同じで端子台 (2P) が3個、付属します。また、プリント基板に LM350 を実装する時に使用した金属製スペーサー (7mm) 4本と固定するためのネジ (基板表面側用) も付属します。その他に、以下のものが付属します。

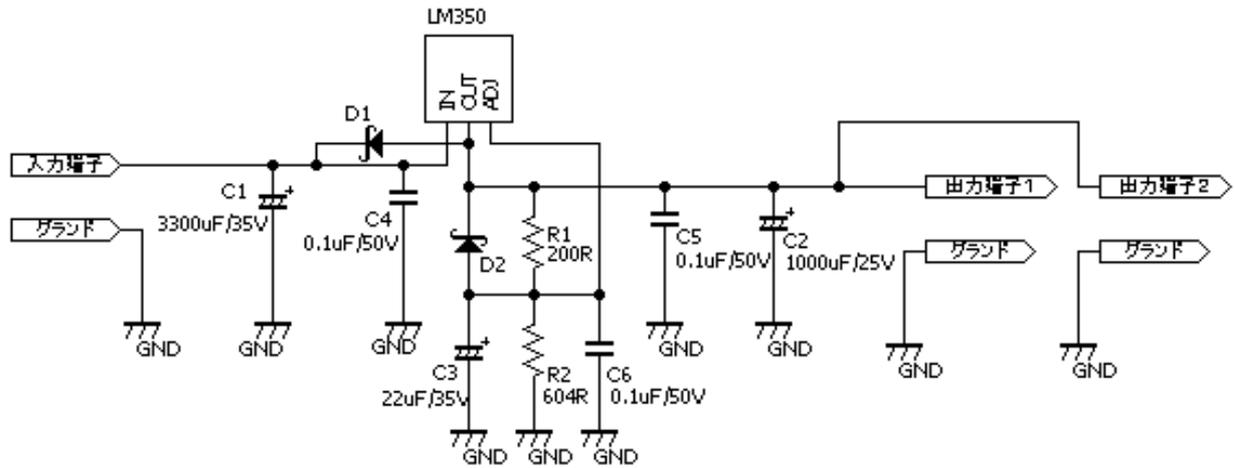


- ・シリコンラバーシート 1枚
- ・ネジ (鉄) 4個 (スプリングワッシャー・ワッシャー付き・8mm) 基板をシャーシに固定する時に使用して下さい。
- ・ネジ (ポリカーボネート) 1個 (長さ5mm) LM350 をシャーシに固定する時に使用して下さい。
- ・ナット (鉄) ポリカーボネートのネジ用
- ・スプリングワッシャー (鉄) ポリカーボネートのネジ用

LM350 固定用のネジの素材にポリカーボネートを使用しているのは、絶縁が必要なためです。LM350 の放熱用のタブは、出力端子と接続されています。シャーシはグランドと接続されていることが多いので、LM350 の放熱タブとは電気的には接続しないで下さい。

●回路図

本基板の回路図を示します。



●部品表

本基板の使用部品を示します。

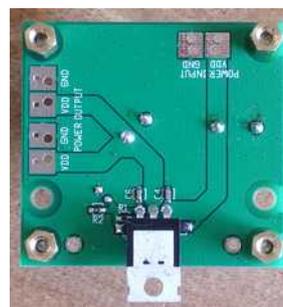
品名	部品番号	摘要	個数
IC			
LM350T	U1		1
ダイオード			
SBD	D1, D2	CRS04など	2
セラミックコンデンサ			
0.1μF	C4, C5, C6	1608サイズ	3
電解コンデンサ			
22μF / 35V	C3	SEPF	1
1000μF / 25V	C2	EEUGA1E102	1
3300μF / 35V	C1	35WXA3300MEFC18X25	1
抵抗			
200Ω	R1	1608サイズ	1
604Ω	R2	1608サイズ	1

基板底面実装バージョン

表側

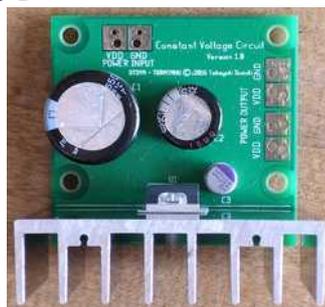


裏側

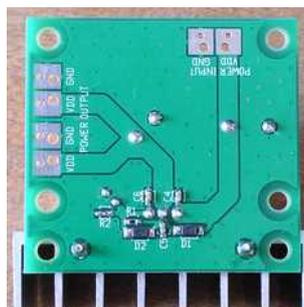


放熱器付きバージョン

表側



裏側



[保証]

部品の実装に関しましては手作業で行っておりますので、全製品に対して、完成後に機能試験をして正常動作を確認してから発送しております。

このような製造体制でありますので、保証期間は商品到着後、2週間とさせていただきます。到着後、お早めに機能のご確認をお願いします。正しい使い方をされても正常に動作しない場合は、修理が可能であれば修理で、修理が不可能であればご返金で対応させていただきます。

ハンダ付けなど、お見苦しいところがあると思います。また、機能確認時にクリップなどでパッドを挟んでおりますので、多少の傷がありますが、どうぞご容赦願います。

正常動作を確認するまでは、こちらから発送に使用しました箱と緩衝材をとっておいて下さい。

* 動作不良の場合の取り扱いについて

申し訳ありませんが、まず購入者様のご負担で返送していただき、こちらで基板が不良品であることを確認した後で、修理可能であれば修理とテストが完了後に送らせていただきます。ご負担いただいた返送料を購入者様の口座に振り込ませていただきます。

修理不可能と判断した場合は、ご負担いただいた返送料・商品代金・送料を購入者様の口座に振り込ませていただきます。

こちらでは正常に動作する場合は、ご返金はできかねますので、ご了承下さい。また、着払いでご返送いただいても、受け取れませんのでよろしく願います。

[テスト環境]

本基板の機能試験で使用している機材です。

DDC : Amanero Combo384 (Windows 10, Daphile Linux)

DAC : PCM1792A DUAL DAC / ES9038PRO DUAL DAC

オシロスコープ : DSO4102B

[最後に]

このDigital Audio Signal Conditioner Version 2 基板が、お客様のDACの最高のパフォーマンスを引き出し、今まで以上に豊かな音楽ライフを楽しんで頂けることを願っています。

本文書とDigital Audio Signal Conditioner Version 2 基板の著作権は「音屋 とらたぬ」にあります。

利用の範囲は個人で楽しむ電子工作とさせていただきます。

営利目的でのご利用はお控え下さい。

改訂履歴

日付	版	内容
2016/11/24	2.0	初版作製
2016/11/24	2.0.1	電源基板のサイズ・材質などの記載漏れを追加
2016/6/29	2.0.2	ロジック IC のバイパスコンデンサ 0.1 μ F に 0.01 μ F のセラミックコンデンサを並列接続で追加した (付記の 1)